

TD 2

Amplificateur à transistor MOS : étude en fréquence

Soit le montage de la Figure 1 ci-dessous :

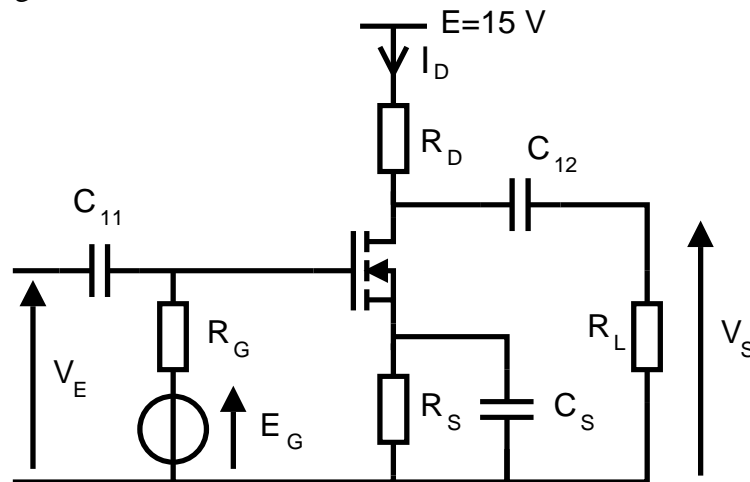


Figure 1 - Amplificateur à transistor MOS

On donne : $E = +15V$, $E_G = 6V$, $R_D = 30k\Omega$, $R_L = 30k\Omega$, $C_{11} = C_{12} = 1\mu F$, $C_S = 3\mu F$, $C_{GS} = 4pF$ et $C_{GD} = 1pF$

Le comportement de ce transistor MOS canal N normally OFF est décrit par la relation suivante :

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_T} \right)^2 \text{ avec } I_{DSS} = 50\mu A \text{ et } V_T = +1V.$$

1. Polarisation

On veut $I_D = 0,2mA$.

Déterminer le point de repos (I_D , V_{GS} , V_{DS}) de ce transistor et la valeur de R_S .

2. Etude dans la bande passante

1. Dessiner le schéma équivalent du montage.
2. Déterminer l'impédance d'entrée et de sortie. On fixe une impédance d'entrée de $100k\Omega$, en déduire la valeur de R_G .
3. Déterminer l'amplification à vide et en charge du montage, en présence et en l'absence de C_S .

3. Etude en basse fréquence

1. Faire le schéma équivalent petits signaux du montage en tenant compte des capacités (externes).
2. Montrer qu'il peut se mettre sous la forme proposée sur la Figure 2 (e_g et r_g correspondant au modèle équivalent d'une source de tension réelle) puis déterminer les expressions de Z_e , Z_s et A_{V0} .

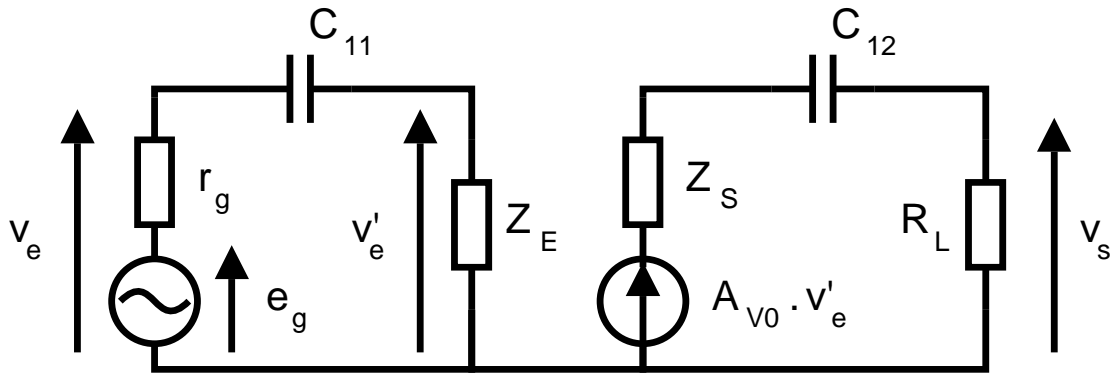


Figure 2 - Schéma équivalent petits signaux

3. Montrer que le gain $A_v = \frac{V_s}{V_e}$ peut se mettre sous la forme :

$$A_v = A_{V0} A_{V1} A_{V2} = A_{V0} \cdot \frac{R_L}{R_L + Z_s + Z_{C12}} \cdot \frac{Z_e}{Z_e + Z_{C11}}$$

3. Donner l'expression de $A_v(j\omega)$ puis tracer les diagrammes asymptotiques de Bode en amplitude et en phase.

4. Etude en haute fréquence

1. Faire le schéma équivalent correspondant au montage complet.
2. Exprimer l'amplification en tension de ce montage en fonction de g_m , R_D , R_L , C_{gd} et ω .
3. Tracer les diagrammes asymptotiques de Bode dans les deux cas.